

KOREAN PATENT ABSTRACTS (KR)

Laid-Open Patent Publication (A)

(51) IPC Code: G11B 20/02

(43) Publication Date: 25 July 1998

(11) Publication No.: 1998-032551

(22) Application Date: 4 October 1997

(21) Application No.: 1997-051098

(71) Applicant: Texas Instruments Incorporated.

(54) Title of the Invention:

Method and System for Limiting Current Supplied to Read/Write Head
Retract Circuit

(57) Abstract:

A method and system for limiting a current supplied to a read/write head retract circuit are provided. The system includes a temperature sensor 75 that senses the temperature of a read/write head retract circuit 53 of a disk drive. The temperature sensor 75 generates an output signal that indicates whether a current temperature is lower than or equal to or equal to or higher than a critical temperature. Also, the system includes a voltage controller 100 that applies a voltage to an actuator motor 54. The voltage controller 100 receives an input signal generated associated with a signal output from the temperature sensor 75 and adjusts the voltage applied to the actuator motor 54. According to an embodiment, the system includes a hysteresis circuit 88 that adjusts a critical temperature of the temperature sensor 75 when an output of the temperature sensor 75 changes. The hysteresis circuit 88 prevents the system from too rapidly oscillating around the critical temperature of the temperature sensor 75, thereby reducing unnecessary abrasion of elements of the system.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[°]

G11B 20/02

(11) 공개번호 특1998-032551

(43) 공개일자 1998년07월25일

(21) 출원번호	특 1997-051098
(22) 출원일자	1997년10월04일
(30) 우선권주장	60/028924 1996년10월04일 미국(US)
(71) 출원인	텍사스인스트루먼트초인코포레이티드 윌리엄비.캠플러 미국 텍사스주 달라스 노스 센트랄 익스프레스웨이 13500 제프리어드워드엔.
(72) 발명자	미국 75044 텍사스주 갈랜드 파이어크레스트 드라이브 5902 장수길, 주성민
(74) 대리인	장수길, 주성민

심사청구 : 없음

(54) 판독/기록 헤드 리트랙트 회로의 전류 제한 방법 및 시스템

요약

본 발명은 판독/기록 헤드 리트랙트 회로(read/write head retract circuit)의 전류 제한 방법 및 시스템을 제공한다. 이 시스템은 디스크 드라이브 판독/기록 헤드 리트랙트 회로(53)의 온도를 감지하기 위한 온도 센서(75)를 포함한다. 이 온도 센서(75)는 온도가 임계 온도 이상 또는 이하인가를 표시하는 출력 신호를 발생시킨다. 또한, 상기 시스템은 액츄에이터 모터(54)에 전압을 인가하는 전압 단속기(100)를 포함한다. 이 전압 단속기(100)는 온도 센서(75)의 출력 신호와 동작적으로 연관된 입력 신호를 수신하고, 이 입력 신호에 응답하여 액츄에이터 모터(54)에 인가된 전압을 조정한다. 하나의 실시 형태에서, 상기 시스템은 온도 센서의 출력이 변경될 때 온도 센서(75)의 임계 온도를 조정하는 히스테리시스 회로(88)를 포함한다. 이 히스테리시스 회로(88)는 상기 시스템이 온도 센서(75)의 임계 온도 부근에서 급속하게 발전하는 것을 방지하여, 시스템 부품의 불필요한 마모를 회피한다.

도면

도 1

도면서

도면의 간단한 설명

도 1은 하드 디스크 드라이브 시스템의 전체 블록도.

도 2는 판독/기록 헤드 리트랙트 회로의 전류 제한 시스템의 모식도.

도면의 주요 부분에 대한 부호의 설명

10 : 하드 디스크 드라이브 유닛

11 : 디스크

12 : 스피들

14 : 판독/기록 헤드

16 : 액츄에이터 암

18 : 전치 증폭기

20 : 판독 채널

22 : 블록

24 : 위상 고정 루프

26 : ASIC

28 : DRAM 유닛

30 : SRAM 유닛

32 : 플래시 메모리 유닛

34 : 디지털 신호 처리 블록

36 : A/D 컨버터

38 : 디지털 신호 처리 회로
 40 : D/A 컨버터
 42 : 드라이버 칩
 46 : 컨트롤 칩
 48 : 스피들 모터 제어 블록
 50 : 액츄에이터 모터 제어 블록
 52 : 지지 기능 블록
 53 : 전력 회로
 54 : 액츄에이터 모터
 56, 58 : 단자
 60, 62, 64, 66 : 전력 트랜지스터
 68 : 전원
 70 : 바이폴라 트랜지스터
 72 : p채널 FET
 74 : 노드
 75 : 온도 센서
 76, 84 : 인버터
 78 : p채널 FET
 80 : n채널 FET
 82, 86 : 출력 노드
 88 : 히스테리시스 회로
 90, 92, 94, 96 : FET
 98 : 병렬 트랜지스터
 100 : 전압 단속 회로
 102 : 노드
 104 : 다이오드
 106, 114 : 저항기
 108, 116 : 바이폴라 트랜지스터
 110 : 전류원

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 일반적으로 디스크 드라이브 회로 분야에 관한 것으로, 특히 판독/기록 헤드 리트랙트 회로(read/write head retract circuit)의 전류 제한 방법 및 시스템에 관한 것이다.

하드 디스크 드라이브에서, 데이터는 일반적으로 자기 분극 영역의 시퀀스의 형태로 디스크 표면에 기록된다. 트랙으로 알려진 이들 시퀀스는 통상 디스크상에서 동심원으로 나타난다. 데이터는 판독/기록 헤드에 의해 판독되고, 자속의 변화에 민감하다. 디스크가 판독/기록 헤드하에서 회전함으로써, 판독/기록 헤드는 디스크의 운동에 의해 생성된 얇은 에어 쿠션(thin air cushion)상에서 비행한다(flies). 따라서, 판독/기록 헤드가 트랙을 따라 비행함으로써, 트랙을 따라 정규 간격으로 자속 변화의 유무를 검출한다. 통상 자속 변화는 1로 나타내고, 자속 변화가 없는 것은 0으로 나타낸다.

판독되는 데이터의 특정 트랙을 선택하기 위해서는, 디스크의 중심으로부터의 판독/기록 헤드의 거리가 제어되어야만 한다. 이 배치는 음성 코일 모터(VCM)로 알려진 액츄에이터 모터에 의해 달성된다.

어떤 환경하에서는, 판독/기록 헤드는 데이터가 기록되지 않은 디스크의 영역으로 리트랙트되기도 한다. 이는 하드 드라이브로 전력이 손실될 때, 전원이 낮아질 때, 또는 드라이브가 어떤 연유로 사용자에게 의해 파킹(parking)될 때에 발생할 수 있다.

헤드 리트랙트가 어떤 중요하지 않은 연유로, 즉 사용자에게 의해 하드 디스크 드라이브를 파킹하고자 할 때, 어떤 급작스러운 가속에 따른 판독/기록 헤드에 대한 포텐셜 damage(possible damage)를 피하기 위해 판독/기록 헤드의 저속 리트랙션이 필요하다. 그러나, 하드 디스크 드라이브 전원이 임계 레벨 이하

로 감소될 경우, 판독/기록 헤드가 사실상 디스크 표면위의 에어 쿠션상에서 비행하기 때문에, 판독/기록 헤드의 고속 리트랙션이 필요하다. 판독/기록 헤드는 디스크 회전 속도가 임계 레벨로 감소될 경우 디스크에 충돌(crash)될 것이다. 따라서, 스피ンを 모터로 전력이 손실되거나 감소될 경우, 헤드는 랜드(land) 할 수 있는 디스크의 안전 영역으로 신속히 이동되어야 한다.

발명이 이루고자 하는 기술적 과제

판독/기록 헤드의 고속 리트랙션은 액츄에이터 모터에 공급되는 전류가 저속 리트랙션에 요구되는 것보다 큰 전류가 요구된다. 종래의 시스템에서, 고속 리트랙션과 연관된 증가 전류 레벨은, 특히 회로가 부주의로 헤드 리트랙션 모드로 록될 경우에 액츄에이터 모터 제어 회로의 과열을 야기시킨다. 이 과열은 회로 부품의 열화를 야기시키고, 몇몇 회로의 온도 의존 동작 특성을 변경시킨다.

또한, 몇몇의 종래 시스템의 고속 판독/기록 헤드 리트랙션은 판독/기록 헤드 및/또는 그것의 지지 구조가 하드 디스크 드라이브의 허브 또는 스피들과 충돌하게 하여, 허브 또는 스피들로부터 알루미늄과 같은 재료의 작은 파편과 충돌하게 된다. 이 파편은 디스크 표면에 남게 되어, 디스크 위의 판독/기록 헤드의 비행을 방해하는 불균일한 표면을 생기게 한다.

본 발명은 상기한 점에 감안하여 이루어진 것으로, 본 발명은 종래 기술의 단점 및 결함을 극복하는 판독/기록 헤드 리트랙트 회로의 전류를 제한하기 위한 새로운 방법 및 시스템을 제공함에 그 목적이 있다.

발명의 구성 및 작용

판독/기록 헤드 리트랙트 회로의 전류 제한 시스템을 설명한다. 이 시스템은 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 온도를 감지하기 위한 온도 센서를 포함한다. 온도 센서는 온도가 임계 전압 이상 또는 이하인가를 표시하는 출력 신호를 발생시킨다. 이 시스템은 또한 액츄에이터 모터에 전압을 인가하는 전압 단속기를 포함한다. 전압 단속기는 온도 센서의 출력 신호에 동작적으로 연관된 입력 신호를 수신하고, 입력 신호에 응답하여 액츄에이터에 인가된 전압을 조정한다.

하나의 실시 형태에서, 시스템은 온도 센서의 출력이 변화될 때 온도 센서의 임계 전압을 조정하는 히스테리시스(hysteresis) 회로를 포함한다. 이 히스테리시스 회로는 시스템이 온도 센서의 임계 전압 부근에서 고속으로 발전하는 것을 방지하여, 시스템 부품의 불필요한 마모를 방지한다.

또한, 본 발명에 따른 판독/기록 헤드 리트랙트 회로의 전류 제한 방법이 제공된다. 상기 방법은 온도 센서로 온도를 감지하여, 온도가 임계 온도 이상 또는 이하인가를 표시하는 출력 신호를 자동적으로 발생시키는 단계; 상기 온도 센서의 출력 신호와 동작적으로 연관된 입력 신호를 전압 단속기에서 수신하는 단계; 및 입력 신호에 응답하여 액츄에이터 모터에 인가된 전압을 자동적으로 조정하는 단계를 구비한다.

본 발명의 기술적 이점은 판독/기록 헤드 리트랙트 회로의 전류 제한 방법 및 시스템을 제공한다는 것이다. 본 발명의 다른 기술적 이점은 시스템이 상기 액츄에이터 모터의 리트랙트 전류의 온도를 조정하여, 회로의 과열을 방지한다는 것이다. 본 발명의 또 다른 기술적 이점은 시스템이 과열을 방지하면서도, 액츄에이터 모터에 얼마간의 전류를 공급하여, 헤드 리트랙트를 계속 지속되게 한다는 것이다. 본 발명의 다른 기술적 이점은 시스템이 임계 전압 부근에서 급속하게 발전하지 못하도록 시스템 자체를 조정하여, 시스템 부품의 불필요한 마모를 방지한다는 것이다.

본 발명의 바람직한 실시 형태 및 그의 이점이 도 1 및 도 2를 참조하여 설명되고, 도면중 동일 및 대응 부분에는 동일한 참조 번호를 사용한다.

도 1은 본 발명에 따른 전형적인 하드 디스크 드라이브 유니트(10)의 전체 블록도를 나타낸다. 하드 디스크 드라이브 유니트(10)는 회전식 스피들(12)상에 탑재된 복수의 디스크(11)를 포함한다. 이 스피들은 스피들 모터(도시하지 않음)에 의해 회전된다.

각 디스크(11)는 디스크의 양쪽면에 자기 기록 표면을 갖는다. 판독/기록 헤드(14)는 액츄에이터 암(16)상에 탑재되고, 음성 코일 모터 또는 VCM(도시하지 않음)으로 알려진 액츄에이터 모터와 일치하여 이동된다. 판독/기록 헤드(14)는 디스크(11) 표면상의 자속 변화를 검출한다. 각 자속의 변화는 전치 증폭기(18)에 의해 판독되는 신호를 생성시킨다. 전치 증폭기(18)는 판독 채널(20)로 신호를 전송하며, 이는 신호를 디코딩하고 그렇지 않을 경우 신호를 처리한다. 리드 채널(20)에 의해 수행되는 기능의 일례는 부분 응답, 즉 비터비(Viterbi) 검출기를 이용하여 최대 가능 검출이다.

판독 채널(20)은 위상 고정 루프(24)를 포함하는 블록(22)으로 디코딩된 데이터를 보낸다. 위상 고정 루프(24)는 데이터가 적당한 동기로 디스크로부터 판독될 수 있도록 판독 채널(20)과 교신한다. 블록(22)은 또한 디코딩된 데이터를 처리하고, 판독 채널(20), DRAM 유니트(28), SRAM 유니트(30), 플래시 메모리 유니트(32), 및 디지털 신호 처리 블록(38)과 교신하는 애플리케이션 회로(ASIC: Application-Specific Integration Circuit; 26)를 포함한다.

판독 채널(20)은 아날로그 형태의 디코딩된 데이터를 디지털 신호 처리 블록(34)으로 보낸다. 이 블록은 아날로그/디지털(A/D) 컨버터(36), 디지털 신호 처리 회로(38), 및 디지털/아날로그(D/A) 컨버터(40)를 포함한다. 디지털 신호 처리 블록(34)은 스피들 및 액츄에이터 모터가 다음에 무슨 동작을 취할 것인가를 표시하는 신호를 컨트롤 칩(46)상의 스피들 모터 제어 블록(48) 및 액츄에이터 모터 제어 블록(50)으로 보낸다. 컨트롤 칩(46)상의 지지 기능 블록(52)은 전원이 임계치 이하로 떨어질 경우, 또는 판독/기록 헤드 리트랙트가 다른 연유로 요청될 경우, 전원을 모니터하고 액츄에이터 암(16)을 리트랙팅하는 것과 같은 지지 기능을 수행한다.

드라이버 칩(42)은 컨트롤 칩(46)으로부터의 신호에 의해 제어되는 전력 트랜지스터를 포함한다. 드라이버 칩(42)상의 전력 트랜지스터는 좌표식의 스피들 및 액츄에이터 모터로 전력을 공급하여 디스크(11)의 필요한 회전 속도를 유지하고, 판독/기록 헤드(14)가 디스크(11)상에서 선택된 트랙으로부터 데이터를 판

독하게 한다.

도 2는 액츄에이터 모터 및 전력 회로(53)를 나타낸다. 액츄에이터 모터(54)는 스피들(12)로 향하여 또는 스피들(12)로부터 멀리 액츄에이터(53)를 이동시키도록 동작하여, 판독/기록 헤드(14)가 디스크(11)의 각 표면과 교차하여 진행되도록 한다. 이 기술에서 잘 알려진 바와 같이, 액츄에이터 모터(54)는 그 단자(56 및 58) 양단에 인가된 전압에 응답한다. 예컨대, 액츄에이터 모터(54)는 단자(56)가 단자(58)보다 큰 전위에 있을 때에 스피들(12)로 향하여 판독/기록 헤드(14)를 이동시킬 수 있고, 단자(56)가 단자(58)보다 낮은 전위에 있을 때에 스피들(12)로부터 멀리 판독/기록 헤드(14)를 이동시킬 수 있다. 물다의 경우에서, 액츄에이터 모터(54)가 판독/기록 헤드(14)를 이동시킬 수 있는 속도는 노드(56 및 58) 양단의 전압의 크기에 따라 변화한다.

하드 디스크 드라이브 유니트(10)의 통상적인 판독/기록 동작중, 데이터가 디스크(11)에 기록되고 디스크로부터 판독될 때, 액츄에이터 모터(54)의 구동 양식은 전력 트랜지스터(60 ~ 66) 및 전원(68)에 의해 제어된다. 전력 트랜지스터(60 ~ 66)는 드라이브 칩(42)상에 존재하는 전계 효과 트랜지스터(FET)이다. 전력 트랜지스터(60 및 62)의 드레인은 전원(68)에 전기적으로 결합되고, 그들의 소오스는 각각 노드(56 및 58)에 전기적으로 결합된다. 전력 트랜지스터(64 및 66)의 소오스는 접지되고, 그들의 드레인은 각각 노드(56 및 58)에 전기적으로 접속된다. 전력 트랜지스터(60 ~ 66)는 그들의 각 게이트에서 수신되면 서, 액츄에이터 모터 컨트롤 블록(50)에 의해 공급된 신호에 의해 제어된다. 이들 제어 신호는 전력 트랜지스터(60 ~ 66)를 턴온 및 턴오프하는 4개의 분리가능한 하이(high) 및 로우(low) 신호로 이루어진다.

예컨대, 판독/기록 헤드(14)가 디스크(11)의 중앙으로 향하여 이동하게 될 때, 트랜지스터(60 및 66)는 턴온되고, 트랜지스터(62 및 64)는 턴오프된다. 이는 노드(56)가 전원(68)에 의해 결정된 고전위에 있게 하는 반면, 노드(58)는 접지된다. 또한, 판독/기록 헤드(14)가 디스크(11)의 외측으로 이동하게 될 때, 트랜지스터(62 및 64)는 턴온되고, 트랜지스터(60 및 66)는 턴오프된다. 판독/기록 헤드(14)의 이동이 필요치 않을 경우, 4개의 트랜지스터(60 ~ 66)는 모두 턴오프된다.

상기는 판독/기록 모드에서의 액츄에이터 모터(54)의 통상 동작을 설명하였지만, 판독/기록 헤드(14)가 반드시 리트랙트되야 할 상황이 있다. 전술한 이들 상황은 하드 디스크 드라이브 유니트(10)에 대한 전력 손실 또는 드라이브를 파크(park)시키기 위한 사용자의 요청을 포함한다.

판독/기록 헤드 리트랙트가 필요할 경우, 전력 트랜지스터(60, 62 및 64)는 턴오프되고, 전력 트랜지스터(66)는 턴온된다. 따라서, 노드(58)는 접지된다. 트랜지스터(60 및 64)가 오프되기 때문에, 노드(56)는 전원(68)과 접지로부터 전기적으로 절연된다. 따라서, 노드(56)는 후술하는 바와 같이, 전압 단속 회로(100)를 포함하는 회로(53)의 나머지 부분으로 공급된 소정의 전위로 플로트(float)될 여유가 있다.

트랜지스터(70)는 식 1에서 설명되는 바와 같이, 온도 의존 턴온 베이스-이미터 전압(V_{BE})을 갖는 이미터 접지 바이폴라 트랜지스터이다.

$$V_{BE}(\text{turn-on}) = (kT/q) \ln(I_c/I_s)$$

여기서, k 및 q 는 상수이고, T 는 트랜지스터의 온도, I_c 는 트랜지스터에 의해 도통된 전류이며, I_s 는 트랜지스터의 포화 전류이다. 도 2에 도시된 예에서, 트랜지스터(70)의 턴온 V_{BE} 는 약 $-2mV/^{\circ}C$ 의 온도의 존성을 갖는다.

트랜지스터(70)는 소자(54 ~ 68)를 제외한 회로(53)의 다른 모든 소자와 함께 컨트롤 칩(46)상에 배치된다. 따라서, 트랜지스터(70)의 온도는 컨트롤 칩(46)의 온도에 영향을 준다. 특히, 트랜지스터(70)의 온도는 후술하는 바와 같이, 전압 단속 회로(100)에 의해 분산된 전력에 의해 결정된다.

트랜지스터(70)의 베이스는 기준 전압원(도시하지 않음)에 의해 일정한 전위로 유지된다. 이 예에서, 기준 전압은 0.53V로 설정된다.

기준 전압은 실온에서 트랜지스터의 턴온 V_{BE} 가 기준 전압 이상이 되도록 설정된다. 이 예에서, 트랜지스터(70)의 실온 턴온 전압은 약 0.78V이다. 그러나, 트랜지스터의 온도가 증가하면, 턴온 V_{BE} 는 감소된다. 따라서, 트랜지스터 온도가 임계치(이 예에서는 약 $150^{\circ}C$)를 초과하면, 턴온 V_{BE} 는 기준 전압으로 감소되고, 트랜지스터(70)는 턴온된다.

트랜지스터(72)는 p채널 전계 효과 트랜지스터(FET)이다. 트랜지스터(72)의 소오스는 전원(V_{CC})에 접속되는 반면, 드레인은 트랜지스터(70)의 콜렉터에 접속된다. 트랜지스터(72)의 게이트는 정바이어스 전위를 수신함으로써, 트랜지스터(72)가 정전류원으로서 동작되게 한다. 이 예에서, 트랜지스터(72)는 약 84 μA 의 정전류를 도통시킨다.

트랜지스터(70)는 그의 베이스 전위가 자체 턴온 전위를 초과할 경우에, 트랜지스터(72)에 의해 공급된 모든 전류를 도통시키도록 선택된다. 그 결과, 트랜지스터(70)가 턴온될 경우, 노드(74)는 고전위에서 저전위로 변화된다. 따라서, 트랜지스터(70 및 72)는 노드(74)에서의 하이/로우 출력신호를 갖는 온도 센서(75)를 함께 형성한다.

온도 센서(75)의 출력은 p채널 FET(78), n채널 FET(80) 및 출력 노드(82)를 구비하는 인버터(76)의 입력에 공급된다. FET(78)의 소오스는 V_{CC} 에 접속되는 반면, 그 드레인은 노드(82)에 접속된다. FET(80)의 소오스는 접지에 접속되는 반면, 그 드레인은 노드(82)에 접속된다. FET(78)의 게이트는 반전된 노드(74)에서의 전위를 수신하고, FET(80)의 게이트는 비반전 노드(74)에서의 전위를 수신한다. 따라서, 노드(74)에서의 전위가 하이일 때, 트랜지스터(78)는 턴오프되고 트랜지스터(80)는 턴온되며, 노드(82)를 접지시킨다. 노드(74)에서의 전위가 로우일 때, 트랜지스터(78)는 턴온되고 트랜지스터(80)는 턴오프

되어, 노드(82)를 V_{cc} 로 되게 한다.

인버터(76)의 출력은 이 인버터(76)의 구조와 동일한 제2 인버터(84)의 입력에 공급된다. 따라서, 노드(74)가 로우이면서 노드(82)가 하이일 때, 인버터(76)의 출력 노드(86)는 로우이고, 노드(74)가 하이이면서 노드(82)가 로우일 때, 노드(86)는 하이이다.

제2 인버터(84)의 출력은 FET(90 ~ 96)로 이루어진 히스테리시스 회로(88)에 공급된다. FET(90)는 V_{cc} 에 전기적으로 접속된 소오스 및 FET(94 및 96)의 드레인과 FET(92 및 94)의 게이트에 전기적으로 접속된 드레인을 갖는 p채널 FET이다. FET(92)의 드레인은 노드(74)에 전기적으로 접속되고, FET(92, 94 및 96)의 소오스는 접지된다.

FET(90)의 게이트는 트랜지스터(72)의 게이트와 동일한 정바이어스 전위를 수신하여, 정전류원으로서 동작한다. 그러나, FET(90)의 특성은 FET(90)에 의해 도통된 전류가 트랜지스터(72)에 의해 도통된 전류보다 작게 되도록(이 경우 약 $5\mu A$) 선택된다.

FET(92 및 94)는 프로그래밍 트랜지스터로서의 FET(94)와, 미러 트랜지스터로서의 FET(92)를 갖는 전류 미러로서 동작한다. 이 예에서, FET(92 및 94)는 FET(92)가 FET(94)의 전류를 3배로 도통시키도록 선택된다.

FET(96)는 FET(90)에 의해 공급된 전류에 대한 분류기(shunt)로서 동작한다. 따라서, 통상의 판독/기록 헤드 리트랙트중, 온도가 트랜지스터(70)의 턴온 온도 이하로 유지될 때, 노드(74 및 86)는 고전위로 유지되고, FET(96)는 턴온되어, 모든 전류를 FET(90)로부터 접지로 분기시킨다. 따라서, FET(92 및 94)로 이루어진 전류 미러는 비활성 상태로 남는다.

그러나, 트랜지스터(70)의 온도가 그 턴온 온도에 도달할 경우, 노드(74 및 86)는 효과적으로 접지되게 되며, FET(96)는 턴오프된다. 이는 FET(90)에 의해 도통된 모든 전류가 프로그래밍 FET(94)를 통해 강제로 흐르게 한다. 그 결과, FET(92)는 3배의 프로그래밍 전류, 또는 이 예에서는 약 $15\mu A$ 를 도통시킨다.

트랜지스터(70 및 92)가 노드(74)와 접지 사이에 병렬로 접속되기 때문에, 미러 트랜지스터(92)에 의해 도통된 전류는 트랜지스터(70)에 의해 도통된 전류량을 감소시킨다. 이 예에서, FET(72)에 의해 도통된 $84\mu A$ 의 전류는 $15\mu A$ 를 도통시키는 FET(92)와, 나머지 $69\mu A$ 를 도통시키는 트랜지스터(70) 사이에서 분배된다.

식 1에서, 트랜지스터(70)에 의해 도통된 전류(I_e)의 감소는 턴온 V_{be} 의 저하시키고, 그리고, $8^\circ C$ 정도 트랜지스터의 턴온 온도를 연속적으로 저하시킨다. 따라서, 히스테리시스 회로(88)의 동작 결과로서, 트랜지스터(70)의 온도가 턴온 온도 이상으로 일단 상승하면, 그 온도는 트랜지스터(70)가 턴오프되기 전에는 $142^\circ C$ 로, 약 $8^\circ C$ 감소되어야만 한다. 트랜지스터(70)가 턴오프될 경우, FET(96)는 재차 턴온되어, FET(92 및 94)로 이루어진 전류 미러를 비활성화시키고, 트랜지스터(70)의 턴온 온도를 원래의 $150^\circ C$ 로 약 $8^\circ C$ 만큼 상승시키게 한다.

인버터(76)의 출력은 전압 단속 회로(100)의 병렬(shunt) 트랜지스터(98)의 베이스에 공급된다. 트랜지스터(98)의 소오스는 접지되는 반면, 그 드레인은 전압 단속 회로(100)의 노드(102)에 전기적으로 접속된다. 다이오드(104) 및 저항(106)은 노드(102)와 접지 사이에 직렬로 접속된다. 바이폴라 트랜지스터(108)는 노드(102)에 전기적으로 접속된 이미터, 전류원(110)에 전기적으로 접속된 컬렉터, 및 노드(56)에 전기적으로 접속된 베이스를 갖는다. FET(112)는 트랜지스터(108)의 컬렉터에 전기적으로 접속된 게이트와, 전원(도시하지 않음)에 접속된 드레인을 갖는다. 저항(114)은 FET(112)의 소오스와 노드(56) 사이에 접속된다. 바이폴라 트랜지스터(116)는 트랜지스터(108)의 컬렉터와 FET(112)의 게이트에 전기적으로 접속된 컬렉터, 노드(56)에 전기적으로 접속된 이미터, 및 FET(112)의 소오스에 전기적으로 접속된 베이스를 갖는다.

전압 단속 회로(100)의 통상 동작중, FET(98)와 트랜지스터(116)는 턴오프된다. 전류원(110)은 트랜지스터(108)가 전류원(110)에 의해 공급된 모든 전류를 싱크(sink)하도록 FET(112)의 게이트를 평형 전위로 되게 하기 위한 것이다. FET(98)가 오프되기 때문에, 전류원에 의해 공급된 모든 전류는 다이오드(104)와 저항(106)을 통해 접지로 흐르게 된다.

그 결과, 접지에 대해 노드(102)의 평형 전위는 대략 하나의 다이오드 전압 강하($0.55V$)에 저항(106) 양단의 IR 전압 강하를 더한 것이 된다. 도 2에 도시된 예에서, 노드(102)의 평형 전위는 약 $1.1V$ 이다.

당 분야에 숙련된 자에게는, 노드(56)의 평형 전위가 노드(102)의 평형 전위 이상의 하나의 다이오드 전압 강하($0.55V$)이라는 것이 명백할 것이다. 그렇기 때문에, 노드(56)가 고레벨로 상승하면, 트랜지스터(108)는 더욱 도통성으로 되어, FET(112)의 게이트에서의 전위를 저하시키고, 이로 인해 FET(112)에 의해 도통된 전류와 노드(56)에서의 전위 물다를 감소시킨다. 마찬가지로, 전위가 평형치 이하로 떨어지면, 트랜지스터(108)는 거의 도전되지 않아, FET(112)의 게이트에서의 전위를 증가시킨다. 이는 FET(112)에 의해 도통된 전류와 노드(56)에서의 전위 물다를 증가시킨다. 도 2에 도시된 예에서, 노드(56)의 평형 전위는 약 $1.64V$ 이다.

트랜지스터(116)는 전압 단속 회로(100)에서의 전류 리미터로서 동작한다. FET(112)에 의해 도통된 전류가 설정치 이상(이 예에서는 약 $200mA$)으로 상승하면, 저항(114) 양단의 IR 전압 강하는 트랜지스터(116)의 턴온 V_{be} 이상으로 상승시킨다.

그 결과, 트랜지스터(116)는 FET(112)의 게이트로부터 전류를 도통시켜, FET(112)의 게이트 전위와 FET(112)에 의해 도통된 전류 물다를 감소시킨다. 트랜지스터(116)에 의해 도통된 전류가 턴온값 이상의 V_{be} 로 급속히 상승하기 때문에, FET(112)에 의해 도통된 전류는 효과적으로 $200mA$ 로 국한시킨다.

트랜지스터(70)의 온도가 트랜지스터를 턴온시키기에 충분히 상승되면, FET(98)는 턴온되어, 트랜지스터(108)의 이미터로부터 접지로 전류를 분기시키고 이미터를 효과적으로 접지시킨다. 따라서, 노드(56)의 평형 전위는 접지 전위 이상의 하나의 다이오드 전압 강하(약 $0.55V$), 즉 FET(98)가 갖는 평

형 전위의 약 1/3로 강해진다. 따라서, 트랜지스터(70)가 턴온될 때, 노드(56)에서의 전위는 충분히 강하되어, 액츄에이터 모터(54)에 공급된 리트랙트 전류를 감소시킨다.

회로(53)의 동작에 대해 설명한다. 디스크 드라이브 유닛(10)가 판독/기록 모드에 있을 때, 전류원(110)과 전압 단속 회로(100)의 나머지 부분은 비활성화되고, 액츄에이터 모터(54)는 상술한 방법으로 전력 트랜지스터(60 ~ 66)에 의해 구동된다. 회로(75 및 88)와 인버터(76 및 84)가 이 모드에서 동작할지라도, 전압 단속 회로(100)의 비활성화는 그를 동작을 액츄에이터 모터(54)의 기능과 무관하게 한다.

디스크 드라이브 유닛(10)가 리트랙트 모드에 있을 때, 전류원과 전압 단속 회로(100)의 나머지 부분은 컨트롤 칩(46)상의 다른 소자(도시하지 않음)에 의해 활성화된다. 이 모드에서, 전류는 노드(56)를 통해 FET(112)에 의해 액츄에이터 모터(54)로 공급된다. 트랜지스터(70)가 회로(53)의 과열에 의해 트리거되지 않는 한, 액츄에이터 모터(54)에 공급된 전류량은 저항기(106)의 저항과, 전류원(110)에 의해 공급된 전류에 의해 초기에 결정된다.

리트랙트 모드에서, 전압 단속 회로(100)는 상당한 양의 전력을 소모시키고, 컨트롤 칩(46)을 가열시키게 된다. 상술한 바와 같이, 온도 센서(75)는 컨트롤 칩(46)의 온도를 감지하고, 온도가 약 150°C에 도달할 때에 변경된 출력 신호를 발생시킨다. 이 변경된 출력 신호는 병렬 트랜지스터(98)를 턴온시켜, 상술한 방법으로 노드(56)에서의 전위와 액츄에이터 모터(54)에 공급된 전류를 감소시킨다. 또한, 온도 센서(75)의 변경된 출력 신호는 히스테리시스 회로(88)를 트리거시키고, 상술한 방법으로 온도 센서(75)의 임계 온도를 약 8°C 정도 낮게 한다.

전압 단속 회로(100)에 의해 공급된 전류의 감소는 회로의 전력 소모를 감소시켜, 컨트롤 칩(46)을 냉각시키게 한다. 컨트롤 칩(46)의 온도가 약 142°C 이하로 떨어지면, 온도 센서(75)는 다시 한번 그 출력 신호를 변경시켜, 병렬 트랜지스터(98)를 턴오프시키고, 전압 단속 회로(100)에 의해 공급된 전류를 증가시킨다. 온도 센서(75)의 변경된 출력 신호는 히스테리시스 회로(88)를 또한 트리거시키고, 온도 센서(75)의 임계 온도를 원래의 약 150°C로, 약 8°C 정도 상승시킨다.

발명의 효과

전술한 바와 같이, 회로(53)가 액츄에이터 모터(54)의 리트랙트 전류의 열평형 조절을 제공한다라는 것은 명백할 것이다. 또한, 트랜지스터의 턴온 온도는 트랜지스터가 가열되어 턴온될 때에 8°C 강해지고, 트랜지스터(70)가 냉각되어 턴오프될 때에 8°C 상승되기 때문에, 히스테리시스 회로(88)의 동작은 트랜지스터(70)의 온도가 임계치 부근에서 급속하게 발전되는 것을 방지한다.

본 발명이 도시된 상기 상세한 설명에 의해 기술되었지만, 본 발명의 범주를 벗어나지 않고서 다양하게 변경될 수 있다는 것은 당 분야에 숙련된 자에게는 명백할 것이다.

(57) 청구의 범위

청구항 1. 온도 센서에서의 온도를 감지하는 단계;

상기 온도가 임계 온도 이상인가를 표시하는 상기 온도 센서에서의 출력 신호를 상기 온도 센서에서 발생시키는 단계;

상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 입력 신호를 전압 단속기에서 수신하는 단계; 및
상기 전압 단속기의 상기 입력 신호에 응답하여 상기 전압 단속기에 의해 액츄에이터 모터에 인가된 전압을 조정하는 단계

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 2. 제1항에 있어서, 상기 온도 센서에서의 출력 신호를 발생시키는 단계가

상기 온도가 상기 임계 온도 이하일 때 상기 온도 센서의 상기 출력 신호를 제1 로직 레벨로 발생시키는 단계; 및

상기 온도가 상기 임계 온도 이상일 때 상기 온도 센서의 상기 출력 신호를 제2 로직 레벨로 발생시키는 단계

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 3. 제2항에 있어서, 상기 액츄에이터 모터에 인가된 전압을 조정하는 단계가

상기 제2 로직 레벨에 있는 상기 온도 센서의 상기 출력 신호에 응답하여 상기 전압 단속기에 의해 상기 액츄에이터 모터에 인가된 전압을 감소시키는 단계; 및

상기 제1 로직 레벨에 있는 상기 온도 센서의 상기 출력 신호에 응답하여 상기 전압 단속기에 의해서 상기 액츄에이터 모터에 인가된 전압을 증가시키는 단계

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 4. 제2항에 있어서, 상기 액츄에이터 모터에 인가된 전압을 조정하는 단계가

상기 제1 로직 레벨로부터 상기 제2 로직 레벨로의 상기 온도 센서의 상기 출력 신호의 전이에 응답하여 상기 전압 단속기에 의해 상기 액츄에이터 모터에 인가된 전압을 감소시키는 단계; 및

상기 제2 로직 레벨로부터 상기 제1 로직 레벨로의 상기 온도 센서의 상기 출력 신호의 전이에 응답하여 상기 전압 단속기에 의해 상기 액츄에이터 모터에 인가된 전압을 증가시키는 단계

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 5. 제2항에 있어서, 상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 입력 신호를 히스테리시스 회로에서 수신하는 단계; 및

상기 히스테리시스 회로의 상기 입력 신호에 응답하여 상기 히스테리시스 회로로 상기 온도 센서의 임계 온도를 조정하는 단계

를 더 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 6. 제5항에 있어서, 상기 온도 센서의 상기 임계 전압을 조정하는 단계가

상기 제1 로직 레벨로부터 상기 제2 로직 레벨로의 상기 온도 센서의 상기 출력 신호의 전이에 응답하여 상기 온도 센서의 상기 임계 온도를 감소시키는 단계; 및

상기 제2 로직 레벨로부터 상기 제1 로직 레벨로의 상기 온도 센서의 상기 출력 신호의 전이에 응답하여 상기 온도 센서의 상기 임계 온도를 증가시키는 단계

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 7. 제1항에 있어서, 상기 전압 단속기에 의해 상기 액츄에이터 모터에 인가된 전압에 응답하여 상기 액츄에이터 모터에 의해 디스크 드라이브 판독/기록 헤드를 리트랙팅하는 단계를 더 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 전류 제한 방법.

청구항 8. 디스크 드라이브 판독/기록 헤드 리트랙트 회로의 온도를 감지하여 상기 온도가 임계 전압 이상인가를 표시하는 출력 신호를 발생시키도록 동작가능한 온도 센서; 및

상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 입력 신호를 수신하고, 상기 입력 신호에 응답하여 액츄에이터 모터에 인가된 전압을 조정할 수 있게 동작가능한 전압 단속기

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 9. 제9항에 있어서, 상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 히스테리시스 입력 신호를 수신하고, 상기 히스테리시스 입력 신호에 응답하여 상기 온도 센서의 상기 임계 온도를 조정할 수 있게 동작가능한 히스테리시스 회로를 더 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 10. 제8항에 있어서, 상기 온도 센서가

온도 감지 턴온 전압을 갖고, 베이스 단자, 제1 단자, 및 상기 온도 센서의 상기 출력 신호를 발생시키도록 동작가능한 제2 단자를 구비하는 트랜지스터;

상기 트랜지스터의 상기 제1 단자에 전기적으로 접속된 제1 정전압원; 및

상기 트랜지스터의 상기 베이스 단자에 전기적으로 접속된 제2 정전압원

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 11. 제10항에 있어서, 상기 온도 센서가 상기 트랜지스터의 상기 제2 단자에 전기적으로 접속된 전류원을 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 12. 제8항에 있어서, 상기 온도 센서의 상기 출력신호를 수신하고, 상기 전압 단속기의 상기 입력 신호를 발생시키게 동작가능한 상기 온도 센서의 상기 출력 신호를 반전시킬 수 있는 인버터를 더 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 13. 제8항에 있어서, 상기 전압 단속기가

전류를 발생시킬 수 있는 전류원;

제1 정전압원에 전기적으로 접속되어 있는 제1 단자와, 상기 액츄에이터 모터에 인가된 전압과 동작적으로 연관된 전압을 갖는 제2 단자를 가지며, 상기 전류를 도통시킬 수 있는 임피던스; 및

상기 임피던스의 상기 제2 단자에 전기적으로 접속된 제1 단자, 제2 정전압원에 전기적으로 접속된 제2 단자, 및 상기 전압 단속기의 상기 입력 신호를 수신할 수 있는 게이트 단자를 가지며, 상기 전압 단속기의 입력 신호에 응답하여 상기 전류를 도통시킬 수 있는 병렬 트랜지스터

를 구비한 것을 특징으로 하는 디스크 드라이브 판독/기록 헤드 리트랙트 회로.

청구항 14. 데이터 기억 매체를 갖는 디스크;

상기 디스크의 상기 데이터 기억 매체로부터 데이터를 판독할 수 있는 판독/기록 헤드;

상기 디스크의 표면을 가로질러 상기 판독/기록 헤드를 이동시킬 수 있는 액츄에이터 모터;

제어 회로의 온도를 감지할 수 있고, 출력 신호를 발생시킬 수 있는 온도 센서; 및

상기 액츄에이터 모터에 전압을 인가할 수 있고, 상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 입력 신호를 수신할 수 있으며, 상기 입력 신호에 응답하여 상기 액츄에이터 모터에 인가된 전압을 조정할 수 있는 전압 단속기

를 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 15. 제14항에 있어서, 상기 온도 센서의 상기 출력 신호와 동작적으로 연관된 히스테리시스 입력 신호를 수신할 수 있고, 상기 히스테리시스 입력 신호에 응답하여 상기 온도 센서의 상기 임계 온도를

조정할 수 있는 히스테리시스 회로를 더 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 16. 제15항에 있어서, 상기 온도 센서가

온도 감지 턴온 전압을 갖고, 베이스 단자, 제1 단자, 및 상기 온도 센서의 상기 출력 신호를 발생시킬 수 있는 제2 단자를 구비하는 트랜지스터;

상기 트랜지스터의 상기 제1 단자에 전기적으로 접속된 제1 정전압원; 및

상기 트랜지스터의 상기 베이스 단자에 전기적으로 접속된 제2 정전압원을 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 17. 제16항에 있어서, 상기 온도 센서가 상기 트랜지스터의 상기 제2 단자에 전기적으로 접속되고, 전류를 발생시킬 수 있는 전류원을 더 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 18. 제16항에 있어서, 상기 히스테리시스 회로가 상기 트랜지스터의 상기 제2 단자에 전기적으로 접속되고, 상기 전류원에 의해 발생된 전류의 일부를 싱크할 수 있는 전류 싱크(sink)를 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 19. 제14항에 있어서, 상기 온도 센서의 상기 출력 신호를 수신할 수 있고, 상기 전압 단속기의 상기 입력 신호를 발생시키기 위해 상기 온도 센서의 상기 출력 신호를 반전시킬 수 있는 인버터를 더 구비한 것을 특징으로 하는 디스크 드라이브.

청구항 20. 제14항에 있어서, 상기 전압 단속기가

전류를 발생시킬 수 있는 전류원;

제1 정전압원에 전기적으로 접속되어 있는 제1 단자와, 상기 액츄에이터 모터에 인가된 전압과 동작적으로 연관된 전압을 갖는 제2 단자를 가지며, 상기 전류를 도통시킬 수 있는 임피던스; 및

상기 임피던스의 상기 제2 단자에 전기적으로 접속된 제1 단자, 제2 정전압원에 전기적으로 접속된 제2 단자, 및 상기 전압 단속기의 상기 입력 신호를 수신할 수 있는 게이트 단자를 가지며, 상기 전압 단속기의 상기 입력 신호에 응답하여 상기 전류를 도통시킬 수 있는 병렬 트랜지스터

를 구비한 것을 특징으로 하는 디스크 드라이브.

도면

도면1

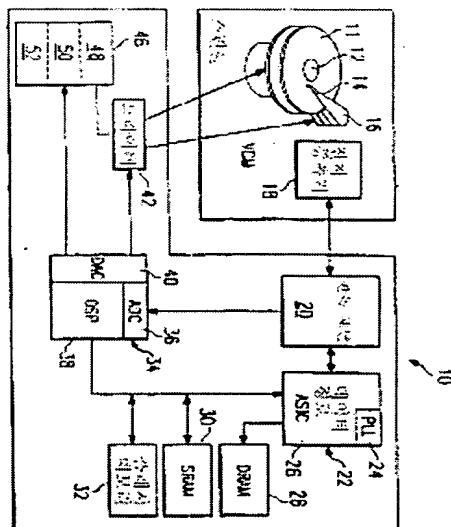


FIG. 2

